

2016 年度 Open-It 活動報告

KEK 素粒子原子核研究所

内田 智久
uchida@post.kek.jp

岸下 徹一
kisisita@post.kek.jp

KEK 物質構造科学研究所

小嶋 健児
kenji.kojima@kek.jp

名古屋大学 大学院理学研究科

鈴木 一仁
kazuhito@hepl.phys.nagoya-u.ac.jp

他 Open-It 世話人会

2017 年 5 月 8 日

1 はじめに

Open-It は有志により運営されている計測システム技術の専門家ネットワークである[1-7]。組織を超えた連携による計測技術教育と開発により加速器科学とその周辺領域に貢献する事を目的として活動している。

本文章では最初に 2016 年度の Open-It の活動報告を行い(担当 内田, Open-It 世話人会¹), その後で以下三つのプロジェクトを紹介する。

- Open-It での Application Specific Integrated Circuit (ASIC) 開発について (担当 岸下)
- J-PARC MLF パルス Muon 源における汎用 TDC 「Kalliope」の開発と μ SR 分光器の製作 (担当 小嶋)
- Open-It と連携した教育活動 (担当 鈴木)

2 2016 年度 Open-It 活動報告

2.1 Open-It

Open-It の主な活動は以下の 3 つである。

- 若手を対象にした計測技術教育
 - 連携により計測装置開発を行う共同研究開発プロジェクト
 - 研究対象分野を超えて情報交換するための場の提供
- これらの活動は一貫した教育・連携プログラムとなっている。例えば、初学者が初歩的な技術をセミナーで習得し、

その知識を使って専門家の技術的な支援を受けながら共同研究開発を行い、その結果を研究会で議論することができる。以下で 2016 年度のそれぞれの活動について報告する。

2.2 技術教育

講義形式の先端エレクトロニクス DAQ セミナーと実習形式のトレーニングコースと名付けた二種類の技術教育プログラムを提供している。

先端エレクトロニクス DAQ セミナーは装置開発未経験者を対象とした講義形式の技術セミナーであり 2016 年 9 月に KEK つくばキャンパスで 5 日間の日程で開催された。トレーニングコースは技術毎に ASIC/Field Programmable Gate Array (FPGA) /DAQ ミドルウェアの 3 種を開催している。ASIC トレーニングコースは名古屋大学で 3 日間、FPGA トレーニングコースは名古屋大学、九州大学、核融合科学研究所、大阪大学 RCNP、東北大学でそれぞれ 2 日間、DAQ ミドルウェアは KEK 東海キャンパスで 3 日間開催された。各セミナー、トレーニングコースの詳細は Web ページを参照していただきたい[8]。

セミナーと幾つかのトレーニングコースは大学院の授業として総研大、東京大学、京都大学、大阪大学、名古屋大学、筑波大学等で単位として認められている。また、学部学生でも参加できるので装置開発に興味を持つ学部生が早期に学習を始めることができる。先端エレクトロニクス DAQ セミナーでは学部生に対する旅費支給も行っているので活用していただきたい。

これらの教育プログラムの累計参加者数は 2016 年度までの 7 年間で 1,280 名となった。年平均で約 180 名である。

¹ Open-It 世話会会は活動に賛同している有志により構成され活動内容や方向性などの議論を行っている。構成員：(五十音順)：味村周平(阪大)、阿部利徳(理研播磨)、石徹白晃治(東北大)、内田智久(KEK)、窪秀利(京大)、小嶋健児(KEK)、東城順治(九大)、戸本誠(名大)、長坂康史(広工大)、花垣和則(KEK/阪大)、早戸良成(東大)、房安貴弘(佐賀大)、宮原正也(KEK)、三輪浩司(東北大)

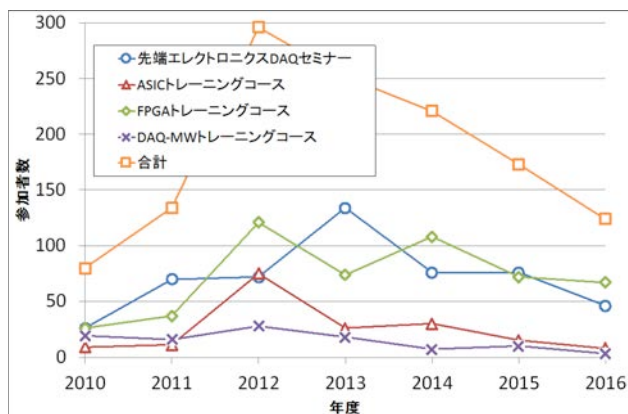


図1 教育プログラム受講者数年度推移。

図1に受講者数の開催年度推移を示す。受講者合計数は2012年度に最高値となり、その後は減少している。2016年度は124名となった。減少傾向が続いている原因として講義内容が不適切であったとも考えられるが、各セミナー/トレーニングコースの受講者アンケート回答結果の評価は良く、現時点で原因を内容の質と判断することはできない(アンケート結果は各セミナー/トレーニングコースのWebページに掲載されている)。そこで、興味を持っている多くの研究者が技術を習得したため、毎年入れ替わる修士課程などの新入生数に近づいていると考えている。仮にこの仮定が正しいのであれば初歩的な技術教育が十分普及したと言えるので、Open-Itの目標の一つ達せられたと言える。

以上のように受講者数が減少しているので技術の普及期が終了したとみなし、2017年度から次の段階である「質の向上」へ進む予定である。新たに経験者を対象とした技術的に進んだ教育プログラムを導入し、各セミナー/トレーニングコースは適切な規模で開催する。例えば、先端エレクトロニクスDAQセミナーは受講者数を制限しないように多人数収容可能な大規模ホール(KEKつくばキャンパス小林ホール)で開催していたが、小規模な会場へ変更する。この変更により講師の声が聞き取りにくいなどの問題を改善する。さらに、アンケート結果を参考に講義内容を変更する。例えば、最初の講義である概要部を拡充して今まで既知とみなして省いていた内容などを追加する予定である。トレーニングコースについては現状維持を基本方針とし、連携による地区単位での統一開催、開催頻度を隔年にするなどの調整を行う。トレーニングコース開催の目的は若手の技術教育であるが、加えて重要な目的がある。それは主催機関での技術継承である。幾つかの主催機関では企画から講義まで単独で開催している。これは、開催機関が講師を務めることができる技術力を保持し、機関内の学生などの若手に継承していることを意味している。この技術継承は非常に重要な事であり必要な事であるとOpen-Itは考えているので参加人数にかかわらず今後も継続して開催する。

以上のように受講者数減少を「基礎技術習得の機会を提供したことで十分に普及したため」と肯定的に捉え活動を進める。

2.3 共同研究開発

Open-Itでは組織を超えた連携により研究開発を進めている。この共同研究開発の目的は二つある。一つ目は研究開発された設計資産をOpen-Itメンバー間で共有し研究開発を効率良く進める事である。二つ目は実践的教育であり装置開発初心者が経験者の技術的支援を得ながら自力で開発を行う。

今まで82のプロジェクトが進められ、そのうち49のプロジェクトが終了した。これらのプロジェクトで開発している、または開発された、装置の大部分は実際の実験で使用する事が目的になっている実践的開発である。

Open-Itで進められている共同研究開発の現状を知る一つの指標として、物理学会でのOpen-It関連発表数の年度推移を図2に示す。

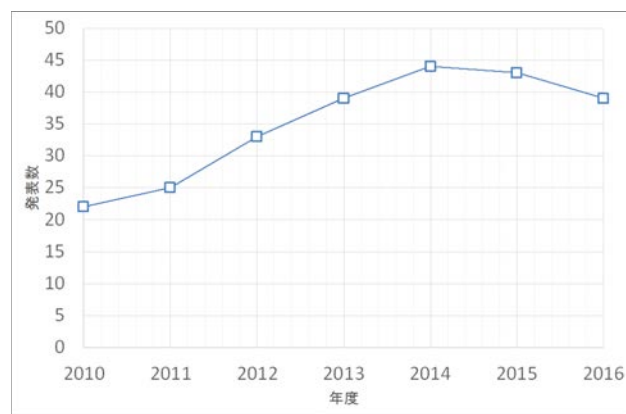


図2 物理学会での発表数の年度推移。

Open-It関連発表は物理学会以外でも行われているが、このグラフには含まれていない。この発表数からOpen-Itの活動が確実に加速器科学とその周辺領域に貢献していることが分かる。活動開始後増加傾向が続いていたが、2016年度は減少傾向が認められた。これは、終了プロジェクト数の増加が原因と考えられる。最近の物理学会の装置開発関連講演者の中に多くのOpen-Itプロジェクト卒業生を見つけることができる。この発表数の減少は、Open-It開発プロジェクトで技術を習得し技術支援が不用になった若手や実験グループの増加を表しているのかもしれない。

2.4 交流

基礎科学を探索する実験家にとって装置は道具であり研究対象ではない。この事は装置開発において利害関係が発生しにくく分野内外の協力関係を築きやすいと考えることもできる。しかし、協力関係を築ききっかけとなる研究会

は、実験分野毎に開催されることが多いため異なる分野の開発者が交流する機会は少ない。そこで、異分野の装置開発者間の交流を促進する場として装置開発に焦点を合わせた研究会を開催している。2016年度は例年開催している「若手の会研究会」と「計測システム研究会」に加えて「核融合・加速器科学分野合同計測技術ワークショップ」を開催した。

若手の会研究会は Open-It 若手の会[9]が主催する若手を対象にした研究会である。若手の会とは装置開発を進める若手間の連携強化を目的に設立され、Open-It 活動の基盤を強化する重要な役目を担っている。若手のみで運営されており研究会などを企画から実施まで全てを経験できる貴重な場となっている。詳細は若手の会の記事[10]を参照していただきたい。



図3 計測システム研究会@J-PARC 開催時の風景。

計測システム研究会は計測システムに焦点を合わせた研究会である。本年度は KEK 東海キャンパスで 10 月 13 日から 2 日間開催した (図 3) [11]。講演数 31, 参加者数 84 名であった。参加者の活動分野は素核実験が約半数, 物性系が 1/4, 残りの 1/4 は加速器と企業の方である。参加者の 1/4 が学生または博士研究員であり若手の比率が高い研究会となった。講演内容も加速器制御, 計測技術, 素核実験のデータ収集技術, 集積回路技術, 放射線耐性に関する報告など多岐に及んだ。参加者からはこのような研究会を歓迎する声を多数いただいた。

核融合・加速器科学分野合同計測技術ワークショップは核融合科学研究所の支援を得て核融合科学研究所で 10 月 28 日に開催し, 核融合分野と加速器科学分野の開発事例紹介などの現状報告と新しい開発手法について議論した。講演数 9, 参加者数 19 名の小規模研究会であり, 参加者の活動分野は素核実験が約半数, 核融合が 1/3 強であった。参加者の半数が学生または博士研究員, 3 割が研究・教育系職員, 2 割が技術系職員となり, こちらの研究会も若手の比率が大きくなっている。前半でセンサー開発, 機器の放

射線影響, 制御システム, 読み出しシステムなどについて報告が行われ, 後半にハードウェアをソフトウェア的に設計する新しい開発手法の核融合・加速器科学分野への応用についての議論が行われた。

これらの研究会を機会に異なる分野間の連携や情報交換が促され, 開発がより効果的に進むことで関連分野の開発力が強化されることを期待している。今後も計測技術の視点から異分野交流を促進する研究会を企画開催する予定である。

2.5 まとめ

Open-It の教育活動や装置開発などの成果を短期間で得ることは難しく, 見える形で示すことはさらに困難である。今までは幸運なことに教育プログラムへの参加者数や学会での発表数増加により効果を示すことができた。しかしながら, 2016 年度はそれらの数字が減少傾向に転じたことが明らかになった。Open-It の活動が成功すると支援を必要とする若手が減るため, 教育プログラムの数字は減少する。今後は活動の成功により減少傾向になっているのか否かを慎重に検討しながら進める必要があると感じている。現時点では否定的な要素を見つけることができないので普及期が終了したとみなし, 教育プログラムの質の向上を促進することで加速器科学とその周辺領域に貢献する事を目指す。

Open-It の活動についてコメントやご意見などがあれば是非聞かせていただきたい。Open-It Web ページのコメント投稿機能やメールなどで連絡していただきたい。

最後に Open-It の活動を理解し支援していただいている多くの方々に感謝したい。特に開発プロジェクトを積極的に進めている若手や教育プログラムの参加者, Open-It メンバーや各分野の皆様へ深く感謝したい。

この活動は KEK 加速科学総合支援事業の支援を受けている。高エネルギー加速器研究機構の機構長をはじめとするスタッフの皆様へ深く感謝したい。ASIC 開発教育活動は東京大学大規模集積システム設計教育研究センターを通し日本ケイデンス株式会社, シノプシス株式会社の協力を得て行われている。

3 プロジェクト紹介: Open-It における ASIC 開発

Open-It 開発プロジェクトの中から ASIC 開発を精力的に進めている 2 つのプロジェクトを紹介する。

3.1 低温・低雑音実験用アナログエレクトロニクスの開発: LTARS (KEK 素核研, 神戸大学, 岩手大学, 呉高専)

LTARS[12]は Low-Temperature Analog Readout System

の略称で、元々は次世代のニュートリノ振動・陽子崩壊実験に用いる液体アルゴン TPC(Time Projection Chamber)用の読み出しエレクトロニクス構築を目的としてプロジェクトがスタートした。その後、ダークマター探索実験に用いるガス検出器(μ -PIC)の読み出しエレクトロニクスとしても活用できることから共同研究の規模が拡大し、現在では神戸大学、岩手大学、呉高専を含めた開発チームに発展している。

前回までに試作したテストチップは、基本的な回路動作が確認できているものの、実際の物理実験には雑音特性が大きいことがわかったため、今回はより低雑音なアナログ信号処理回路を目指して試作を行った。エレクトロニクスに要求される性能は、ゲインが切り替え可能なことと低雑音特性・低消費電力などが挙げられる。例えば、小信号をターゲットとする場合、要求される入力電荷のダイナミックレンジは 80 fC に対して雑音性能は 2000 e⁻ (ENC) が要求される。一方、大信号がターゲットの場合は、その 20 倍のダイナミックレンジである 1600 fC を信号処理する必要があり、雑音性能としては 6.25×10^4 e⁻ 以下が要求される。こうした複雑な要求性能を全て満たすエレクトロニクスをゼロから一発で開発するというのは現実的ではないため、今回は、5 mm 角のテストチップの中に 2 種類の信号処理アーキテクチャと AD 変換器、LVDS ドライバーなどを入れた試作チップを流した。デザインは silterra 社の 0.18 μ m CMOS プロセスを用いて、シミュレーションで動作を確認したのち、レイアウトを自分たちの手で開発を行った。2017 年の 2 月にデザインをサブミットし、夏頃から性能評価を始める予定である。

3.2 J-PARC g-2/EDM 実験のためのシリコンストリップ検出器用アナログフロントエンドの試作: SiIt (KEK 素核研, 九州大学, JAXA, 東京大学)

J-PARC における次世代 Muon²実験である g-2/EDM では、一様磁場中を周回する Muon の崩壊電子の飛跡・時間を計測するためにシリコンストリップ検出器を用いることになっている。そこでは Muon 崩壊からの荷電粒子の入射レートが 1 チャンネルあたり 3 MHz と高いため、飛跡を効率よく検出するためにパターンファインダーにおけるコインシデンスウィンドウを 5-7 ns 程度に短くする必要がある。これをエレクトロニクスへの要求性能に言い換えると、粒子を検出するタイミング(Time-Walk)を 5 ns 程度に抑える必要があるということになる。また S/N を 10 以上に確保しながらも、高レート環境下でパイルアップを防ぐために信号処理したパルス幅を 100 ns 未満になるように波形

整形する必要がある。

前回までのチップ[13]では、信号処理回路として一般的な CR-RC ベースの波形整形回路を用いていたが、レイアウトの関係上、波形整形回路の出力からコンパレータまでの距離が長くなり、その結果 Time-Walk が悪化するということがわかったため、今回の試作チップには従来の読み出し方式とは別に、新たに Time-over-Threshold (ToT) と呼ばれる信号処理アーキテクチャを用いることにした。これは ATLAS のピクセル検出器にも用いられているもので電荷増幅回路(CSA)の出力をリニアに減衰させた出力をコンパレータに入力することで、電荷量を時間幅に線形に変換できるところに特徴がある。さらに複雑な整形回路を必要としないため、電荷増幅回路からコンパレータまでの物理的な配線距離を短くできるため、Time-Walk を減らせるという狙いがある。こちらもプロセスは LTARS と同じ 0.18 μ m CMOS のテクノロジーを用いて開発を行った。今回の開発ではどちらのプロジェクトもレイアウトまでしっかりと自分たちの手でいったため、チップの中身がブラックボックスにならず、今後の開発においても不具合部分の検証や性能の改善などが容易にできるようになると期待している。

4 プロジェクト紹介: J-PARC MLF パルス Muon 源における汎用 TDC 「Kalliope」の開発と μ SR 分光器の製作 (KEK 物核研・素核研・計算科学セ)

4.1 Kalliope とは?

大強度陽子加速器施設 J-PARC の物質・生命科学実験施設 MLF では、世界最高強度[14]を誇るパルス Muon 源と 3 本のビームライン、4 カ所の Muon 実験エリア (D1, D2, S1, UIA) が稼働している。多重ヒットが本質的に避けることの出来ないパルス Muon ビームで、 μe 崩壊時間スペクトル測定することを目的として、半導体光素子 MPPC を用いた時間検出器システムを開発し、Kalliope (KEK Advanced Linear and Logic-board Integrated Optical detector for Positron and Electrons) と名付けた。

図 4 に S1 実験エリアに設置した μ SR (Muon Spin Relaxation) 分光器を示す。この分光器は ARTEMIS (Advanced Research Targeted Experimental Muon Instrument at S-line) と名付けられ、Kalliope を 40 台投入した 1280 チャンネルの μ SR 分光器である。D1 実験エリアにも同型機の μ SR 分光器を常設して、S1/D1 とも Muon を用いた物性研究に利用されている。

²歴史的な理由から、 μ 粒子は、素核系では「ミューオン」物性系では「ミュオン」と日本語表記されることが多いが、本原稿では、英語表記 Muon を用いる。

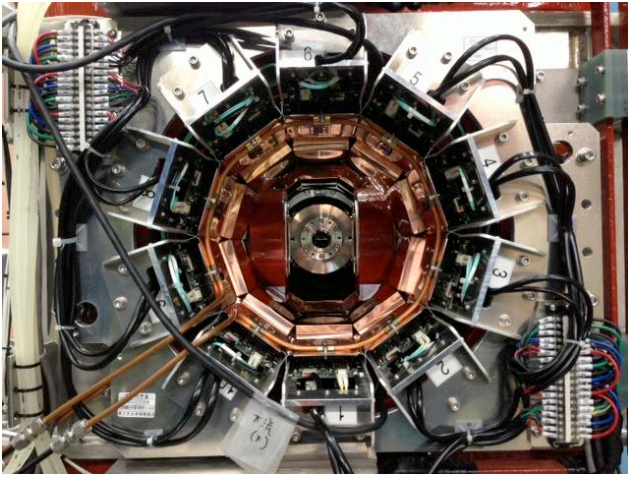


図4 S1 実験エリアに設置された μ SR 分光器「ARTEMIS」の検出器下流部分。放射状に設置された検出器モジュールに Kalliope が2ユニット入っていて、上流・下流側、各々20台ずつ使っている。

4.2 Kalliope の仕様と構造

Muon 到達時間が 80 ns 程度の時間分布幅を持ったパルス状であること、Muon の平均寿命が $2.2 \mu\text{s}$ であること、1 ビームパルスに $10^5 \sim 10^6$ 個という多数の Muon が含まれていて、それらの μe 崩壊時間スペクトルを計測することから、Kalliope の仕様は、

- (1) 時間分解能は 1 ns で十分。
- (2) 時間窓は $64 \mu\text{s}$ 程度必要。
- (3) 多重ヒットは最大 1000 hit/ch/pulse。
- (4) ヒット後の信号はなるべく早く収束して次のヒットを受けられること。
- (5) 信号処理回路と一体型で、分光器をポータブルに出来ること。

である。 μ SR 分光器の有効立体角 20% を 1000 チャンネルに分割したとしても、パルスあたり $10^5 \sim 10^6 \times 0.2 \div 1000 = 20 \sim 200$ 個の電子や陽電子が平均寿命 $2.2 \mu\text{s}$ の時間構造を持つてくるのだから、特に(4)は重要で、Kalliope のために新たに開発した ASIC を Vx10, Volume2011, Volume2012, Volume2013 に続いて 5 代目の Volume2014 へアップグレードすることで初めて解決した。

図5に Kalliope 1 ユニット 32 チャンネルの写真を示す。Kalliope は3つの回路基板からなる：左からシンチブロックと MPPC の載ったシンチ基板、アンプと波高分別を行う ASIC (Volume2012 または Volume2014) の載ったアナログ基板、TDC、メモリ、データ収集 PC への通信と ASIC の DAC 制御を担う FPGA (Xilinx Spartan-6 XC6SLX100T) の載ったデジタル基板である。



図5 Kalliope 1 ユニットの写真。右図はシンチブロック（写真左の黒）の内部構造。サイコロ状のシンチレータの集合体で、接着された波長変換ファイバの端面を 1.3mm 角の MPPC 光検出器が見込んでいる。

Kalliope の回路電源は、まとめて $+1.8\text{V}$ 、 $+5\text{V} \times 2$ をデジタル基板に給電し、そのうち $+5\text{V}$ はアナログ基板に送られる。MPPC への高電圧 (HV) はアナログ基板中央のレモコネクタに供給する。加速器からのトリガ信号は NIM レベルでデジタル基板のレモコネクタに与えられ、Kalliope と PC との通信は、光またはメタルの SFP Giga-bit Ethernet モジュールで行う。アナログ基板には、各チャンネルの波形信号を観測出来る端子も用意されている。

4.3 製作した μ SR 分光器の計数率耐性

S1-ARTEMIS 分光器は、2016 年 3 月に ASIC を Volume2012 から Volume2014 にアップグレードし、検出器デッドタイムが 300 ns から 50 ns へと大幅に改善された (図6)。これにより、通常サイズ ($16 \times 16 \text{ mm}$) の試料であれば、MLF の 1 MW 運転までスペクトル歪みを起こさない計数率耐性を持つに至った[15]。D1 分光器も 2016 年 11 月に同じアップグレードをして、どちらも 1 MW 対応が完了した。

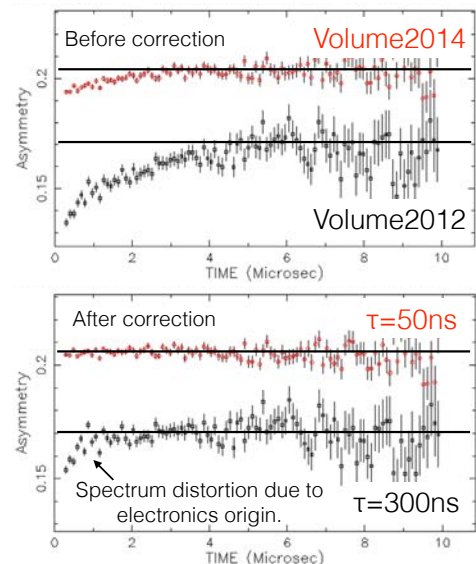


図6 銀の μ SR スペクトル。時間依存のない、平らなスペクトルが期待されるが、検出器の応答時間が有限であるため、数え落としにより歪む (上パネル)。時間スペクトルが可能な限り平らになるように数え落とし補正を行い、そのパラメータとして検出器デッドタイム τ が見積られる。アナログ基板の ASIC が Volume2012 では、 $\tau = 300 \text{ ns}$ 程度で、かつ回路由来の歪みがあったが、Volume2014 へのアップグレードで $\tau = 50 \text{ ns}$ に改善した (下のパネル)。

4.4 Kalliope プロジェクトの将来

Kalliope は、機能毎に独立した基板を、コネクタまたはケーブルで接続する構造なので、信号仕様さえ満たせば、測定目的に応じて MPPC 以外の検出器も接続可能である。用意したハードウェアの制限から、現状では時間情報しか取得出来ないが、データ収集の挙動は FPGA のファームウェアを書き換えることによって、自由に設計出来る。実際、大阪府立大のグループと共同で、シンチブロックの代わりに超伝導メアング検出器を使った中性子イメージングに Kalliope を使い始めた[16]。そのために TDC の時間窓を 4.2 sec まで広げ (1 ns × 32 bit), 各パルスの TOT (Time-Over-Threshold) から波高情報を取り出し、各ヒット情報をすぐにデータ収集 PC にパケット転送する FPGA のファームウェア (DC-TOT 版)と、対応するデータ収集ソフト (sitcp-dump)を開発した。同じファームウェア・データ収集ソフトは大阪大学 RCNP の連続ビーム Muon 施設 MuSIC でも使われ始めている。中性子イメージング等、Muon と違う時間スケールを持つ測定に Kalliope を適用して発見したことは、ASIC に関して、「測定対象によって、最適の回路が異なる」ということである。Volume2012 は、Muons 測定では使いにくい時定数 (~300 ns) を持ち、 μ e 崩壊スペクトルに歪みを示しがちだが、ミリ秒が中心の中性子測定には使い易い。一方、Volume2014 は、Muon 測定には完璧な過渡特性を示したが、ポールゼロキャンセル回路に起因するミリ秒程度の時定数を持ち、むしろ中性子測定には使いにくい、という点が明らかになった。ASIC 開発には手間とお金がかかるので、特性に合った用途が発見出来ると開発の努力が報われるように思われる。Kalliope 開発は 2010 年から始まり、2016 年に S1/D1-汎用 μ SR 分光器の稼働で形になった。筆者に関しては、「ASIC・FPGA って何だろう？」というレベルから始めたプロジェクトだったが、曲がりなりにも最後まで到達した。その過程を通じて助けてくれた、Open-It の精神・仲間たちに感謝したい。

5 教育活動紹介: Open-It と連携した教育活動 (名古屋大学)

5.1 はじめに

名古屋大学では、大学院理学研究科素粒子宇宙物理学専攻が関係する教育・研究プログラム[17, 18]において、「ものづくり教育」を掲げた様々な実習を行っている。その一環として、Open-It と連携した「FPGA トレーニングコース」(以下、「FPGA 講習」)と「ASIC トレーニングコース」(以下、「ASIC 講習」)をそれぞれ年 1 回、2012 年度から開催してきた。Open-It の技術教育活動は、素粒子・原子核・宇宙物理 (以下、「素核宇」) の実験・観測分野を中心に、技術

の普及を目的としている。名古屋大学での開催においては、その目的のもと中部地方周辺に参加しやすい機会を提供するのはもちろんのこと、大学院実習科目としての開催と、講師間の技術者交流にも注力している。

大学院実習科目としては、毎年継続的に開催して単位を付与する必要がある。工学や理論分野の学生の受講が多く、講師の方々には多様な分野からの受講者にご対応頂きながら、評価用レポートの課題作成と添削にもご助力頂いている。

技術者交流としては、名古屋大学の技術職員にも講師としてご参加頂き、講習を Open-It の技術者との交流機会としてご活用頂いている。名古屋大学には大学の「ものづくり文化」を支える技術職員組織があるが、人員削減により人手不足に面しており、他機関の技術者との交流は、人材育成、技術の共有・継承、技術開発・研究の連携に有益である。講習における技術者交流は、それらの目的に有益に機能している。

これらの注力点を念頭に、名古屋大学でこれまで開催した両講習を振り返り、今後の課題を検討して、2016 年度の技術教育活動報告の一端とさせて頂く。

5.2 FPGA トレーニングコース

この講習は、FPGA 回路開発に不可欠な開発ツールの使い方を、実際に FPGA を使いながら実習する、未経験者向けの二日間講習である。非常に良いテキストが作成されており、演習問題も豊富で、講習後の独学用に参考文献も紹介されている。以前に「都合により講習には参加できないので、テキストだけ欲しい」という要望があったが (別の機会での講習参加を勧めたが)、非売品にしておくには勿体無いと思っている。明快かつ充実した講習内容と手軽な実習機材と相まって、毎年好評を得ている。

これまでの受講者数とその内訳を図 4 に示す。開催初年度に 17 名であった受講者数は徐々に増加し、2016 年度は 23 名であった。実習機材の調達や実習サポートを考慮すると、20 名程度が定員と考える。関東から近畿地方に渡る広範囲からの参加が見られ、中には岩手県や鹿児島県からはるばる参加された方々もいた。初年度は学内募集に限定して開催したが、学内開催の利便性や幾つかの研究室のプロジェクトフェーズとの合致により、学内需要が高かった。研究と関連した学内需要の多くは二年目までに満たされたようで、三年目以降の学内からの受講者数は 6 名前後であり、2-3 名が大学院実習科目として受講する学生である。学外からの受講者は、二年目以降安定的に増加し、2016 年度は受講者の 7 割を占めている。この増加は受講者を通じての評判によるものと思われるが、先述の教育・研究プログラムに携わる教員にも、各研究コミュニティへの周知にご協力頂い

ている。受講者全体の 7 割程度が学生であり、技術職員や企業の技術者を含めた有職者からも一定の需要がある。

受講者の専門分野の推移も図 7 に示した。素核宇の実験・観測を専門分野とする受講者の割合は、二年目以降で平均 5 割強であり、学外からの受講者で占められている。その他の分野としては、学内外に拘らず、生物や化学、様々な工学分野が見られる。大学院実習科目として受講している学内学生には、興味により受講している理論分野の学生も見られる。

表 1 に示したように、2015 年度までは講習の全編を内田智久氏 (KEK IPNS) にご担当頂いていた。その間に名古屋大学の技術職員にも TA としてご参加頂き、若手として参加されていた伊藤和也氏 (名古屋大学 全学技術センター) が 2016 年度から講師を分担されている。講習における技術者交流が、人材育成と Open-It における FPGA 回路技術の共有・継承に有益に機能している。

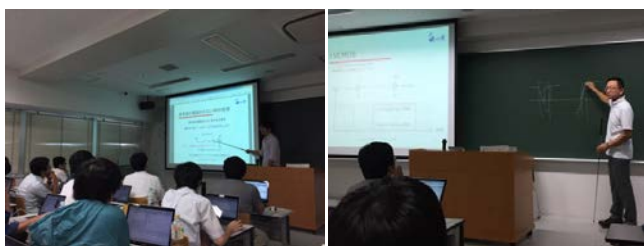
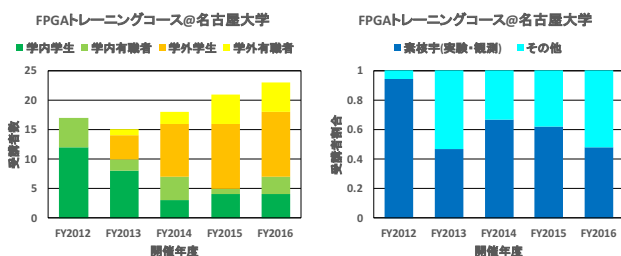


図 7 FPGA トレーニングコース@名古屋大学の受講者数の推移 (左上), 受講者の専門分野の推移 (右上), 講義する伊藤氏と聞き入る受講生 (左下), 板書しながら熱弁を揮う内田氏 (右下)。

5.3 ASIC トレーニングコース

この講習は、講義においてアナログ回路設計、半導体プロセスなどの知識に馴染み、計算機実習を通じて ASIC 開発に必要な基礎知識と開発ツールの使用法を習得する、初心者向けの三日間講習である。この講習のテキストも丁寧に作成されており、かなり豊富な内容を網羅している。その豊富な内容を三日間で消化するのは容易ではないが、経験豊富な講師陣にご対応頂いている。

ASIC 講習では、良いテキストや経験豊富な講師陣以外に、実習用 CAD サーバーの保有とその接続回線速度も重要となる。それらは理学研究科 N 研究室の支援により運用している。開催初年度は、無線 LAN 接続の回線速度が芳しくなく、実習の遂行に苦心した。二年目以降は講習会会場を CAD

サーバーの設置場所付近にし、有線接続 (1 Gbps) にて良好な実習環境を維持している。

これまでの受講者数とその内訳を図 8 に示す。開催初年度に 20 名だった受講者数は年々減少し、ここ 2 年間は 7-8 名となっている。2014 年度は開催 1ヶ月前に KEK にて ASIC 講習が開催されており、学外からの需要が低かった。講習の開催時期や趣旨の棲み分けに気を付けたい。学内からの受講者数の推移には FPGA 講習と同様の傾向が見られるが、学外からの受講者数は 4 名前後で分散しており、増加傾向は見られない。ASIC 開発は FPGA 回路開発より敷居が高く、とりわけ従事している研究プロジェクトのフェーズに影響されると思われる。学内からの受講者は、大学院実習科目として受講している工学や理論分野の学生で占められており、放射線計測用アナログ回路概論の重要性が高くなっている。受講者の拠点地域や有職者からの需要については FPGA 講習と同様の傾向が見られる。

受講者の専門分野の推移も図 8 に示した。二年目以降も 7 割強が素核宇の実験・観測分野からの参加であり、その他の分野からの参加は、大学院実習科目として受講している学内学生で占められる。

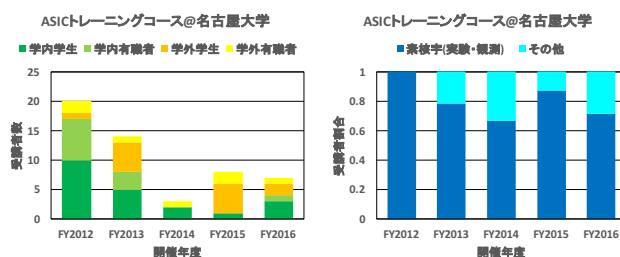


図 8 ASIC トレーニングコース@名古屋大学の受講者数の推移 (左上), 受講者の専門分野の推移 (右上), 講義する藤田氏と聞き入る受講生 (左下), 実習中に熱い議論を始める島崎氏と田中氏 (右下)。

これまでに講師を担当して頂いた方々を表 1 に示す。ASIC 講習では実習時に細かなサポートを要するため、多くの講師の方々にご協力頂いてきた。とりわけ、田中真伸氏 (KEK IPNS) にはアナログ回路概論とシミュレーション実習を、島崎昇一氏 (KEK IPNS) にはシミュレーション実習とそれに必要な計算機環境の設定を継続的にご担当頂き、ASIC 講習の枠組みを固めて頂いている。FPGA 講習と同様に名古屋大学の技術職員にも TA や講師としてご参加頂いている。講師数の多いこの講習では技術者交流も促され、渡部豊喜氏 (名古屋大学 全学技術センター)、伊藤和也氏、近隣大学の技術職員による ASIC の試作研修も行われた。

表 1 : FPGA/ASIC トレーニングコース講師の変遷 (敬称略)。KEK IPNS 以外の所属については表下に記載。

a) ステディデザイン(株) b) 名古屋大学 全学技術センター c) 林栄精器(株)。

開催年度	FPGA トレーニングコース	ASIC トレーニングコース	
		アナログ回路概論, CMOS プロセス概論, シミュレーション実習	レイアウト実習
2012	内田智久	田中 真伸, 島崎 昇一, 守谷 直樹 ^{a)}	川村 佳子 ^{a)}
2013			渡部 豊喜 ^{b)}
2014			根岸 久 ^{c)}
2015		田中 真伸, 島崎 昇一, 藤田 陽一	田内 一弥
2016	田中 真伸, 島崎 昇一, 藤田 陽一, 伊藤 和也 ^{b)}		

人材育成と Open-It における ASIC 開発技術の共有・継承、技術開発・研究の連携の萌芽が見られ、講習が技術者交流の機会として有益に機能している。

5.4 おわりに

名古屋大学では、Open-It と連携した FPGA トレーニングコースと ASIC トレーニングコースを 5 年に渡り開催し、中部地方のみならず、広範な地域の研究コミュニティに対する技術の普及に貢献している。名古屋大学の大学院生に対しても興味深い先端技術の実習機会を提供し、講師陣の技術者交流の機会としても活用して頂いている。とりわけ、大学院実習科目としての開催と技術者交流の機会としての活用には、大学からの安定した継続的支援による開催が望まれる。現在は時限付き教育・研究プログラムの枠組みで支援されており、将来的な継続支援の確保が今後の課題と考える。

参考文献

- [1] Open-It Web サイト, <http://openit.kek.jp/>
- [2] 田中真伸, 高エネルギーニュース **29-3**, 151 (2010).
- [3] 田中真伸, 日本物理学会誌 **66-4**, 290 (2011).
- [4] 内田智久, 浦義博, 本多良太郎, 山口貴弘, 高エネルギーニュース **30-3**, 222 (2011).
- [5] 内田智久, 他 Open-It 世話人会, 高エネルギーニュース **32-3**, 165 (2013).
- [6] 内田智久, 坂下健, 榎本良治, 他 Open-It 世話人会, 高エネルギーニュース **33-4**, 279 (2014).
- [7] 内田智久, 坂下健, 榎本良治, 他 Open-It 世話人会, 高エネルギーニュース **35-1**, 10 (2016).
- [8] Open-It 教育の Web ページ, <http://openit.kek.jp/training>
- [9] Open-It 若手の会 Web ページ, <http://openit.kek.jp/training/wakatetop>

- [10] 林田真悟, 中沢遊, 高エネルギーニュース **35-3**, 206 (2016).
- [11] 計測システム研究会 @J-PARC Web ページ, <http://openit.kek.jp/workshop/2016/dsys/main>
- [12] LTAR プロジェクト Web ページ, <http://openit.kek.jp/project/LTARS2014/LTARS2014>
- [13] SliT プロジェクト Web ページ, <http://openit.kek.jp/project/SliT128A>
- [14] 読売新聞 2010 年 3 月 16 日版. 世界最高出力を達成 - J-PARC 「ミュオン」発生装置 -
- [15] J-PARC 季刊誌 No.7 (2016 年 2 月) μ SR 特集
- [16] 石田武和, 宍戸寛明他, 「デュアル電流バイアス運動インダクタンス検出器による中性子検出効率の改善」科学研究費基盤研究(A) 16H02450.
- [17] 名古屋大学グローバル COE プログラム「宇宙基礎原理の探求」<http://www.gcoe.phys.nagoya-u.ac.jp> (運用停止中)
- [18] 名古屋大学博士課程教育リーディングプログラム「フロンティア宇宙開拓リーダー養成プログラム」<http://www.frontier.phys.nagoya-u.ac.jp>